

パワーエレクトロニクス
第三回 パワー半導体デバイス

平成30年4月25日

授業の予定

シラバスより

- パワーエレクトロニクス緒論
- パワーエレクトロニクスにおける基礎理論
- パワー半導体デバイス(2回)
- 整流回路(2回)
- 整流回路の交流側特性と他励式インバータ
- 交流電力制御とサイクロコンバータ
- 直流チョツパ
- DC-DCコンバータと共振形コンバータ
- 自励式インバータ(2回)
- 演習

パワーデバイスの変遷

- 回転整流器
 - 電気機械変換

電子化

- 水銀整流器
 - 真空管

半導体化
高信頼化

- Siダイオード
- Siサイリスタ

素子構造
可制御化
半導体プロセス

- 自己消弧素子
(電流制御)
 - GTO
 - GCT

素子構造
半導体プロセス
高性能化

- 電圧制御素子
 - MOSFET
 - IGBT

半導体材料

- ワイドバンド
ギャップ素子
 - SiC
 - GaN
 - ダイヤモンド……

パワーデバイスの分類

分け方その①

- バイポーラ系

- 少数キャリアで導電
 - N形半導体に注入された正孔
 - P形半導体に注入された電子
- 代表的デバイス
 - PNダイオード
 - トランジスタ
 - NPN,PNP,IGBT含
 - サイリスタ
 - GTO,GCT含

- ユニポーラ系

- 多数キャリアで導電
 - N形半導体の電子
 - P形半導体の正孔
- 代表的デバイス
 - ショットキーバリアダイオード
 - FET
 - MOSFET
 - JFET

パワーデバイスの分類 分け方その②

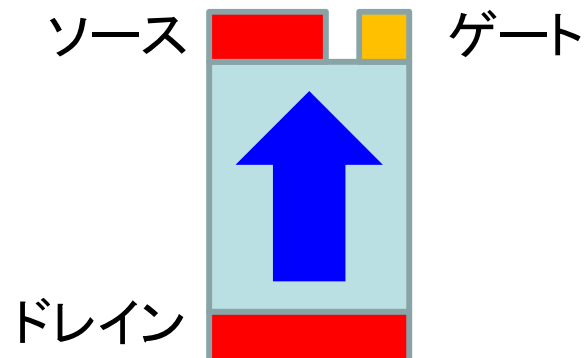
- 自然消弧素子
 - ターンオフ
 - 非可制御
 - 外的要因により決まる
 - ターンオン動作
 - 非可制御
 - ダイオード
 - 可制御
 - サリスタ, トライアック
- 自己消弧素子
 - ゲート駆動
 - ターンオン
 - ターンオフ
 - ゲート駆動方式
 - 電流制御型
 - バイポーラトランジスタ
 - GTO, GCT
 - 電圧制御型
 - MOSFET
 - IGBT

パワーデバイスの分類

分け方その③

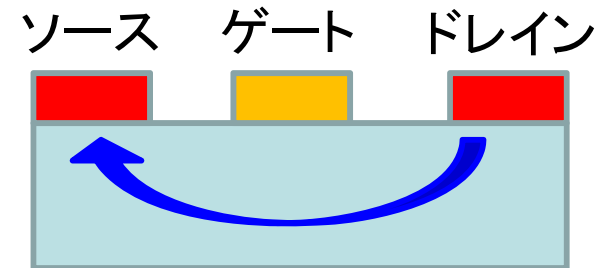
縦型デバイス

- 電流と熱流の方向が一致
- 放熱が容易
- 熱伝導率の差による影響も小
- 高耐圧化が容易



横型デバイス

- ゲート駆動回路, 保護回路等との集積化が可能



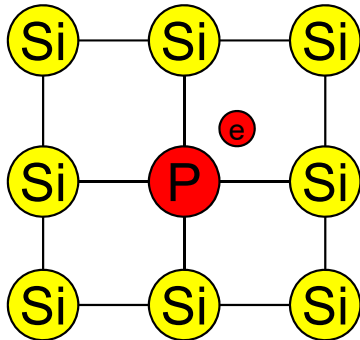
縦型・横型両方製造できる事が、アプリケーション展開に重要

半導体

- 半導体(Si, Ge等)
 - 真性半導体
 - $10^{-2} \sim 10^4 \Omega\text{m}$
 - 絶対零度では絶縁体
 - 温度が上がると電子と正孔が電流を運ぶ
 - 不純物半導体
 - 不純物を導入して, 伝導電子や正孔を供給
 - P形, N形
- 絶縁体
 - 外部から電界を印加しても電流は流れない
- 金属
 - 電界を印加すると, 電流が良く流れる

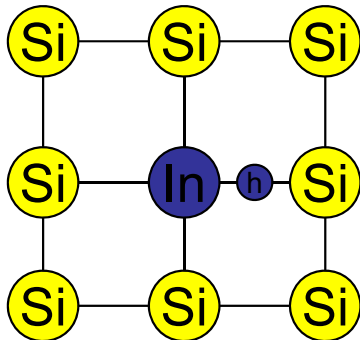
半導体

• N型半導体



- シリコン等の4族(元素の周期表の左から4番目)の真性半導体にアンチモン(Sb), リン(P)等の5族の不純物(ドナー)を加えて作る半導体.
- 結晶を構成する電子が余り, 自由電子となり電気伝導が行われる。

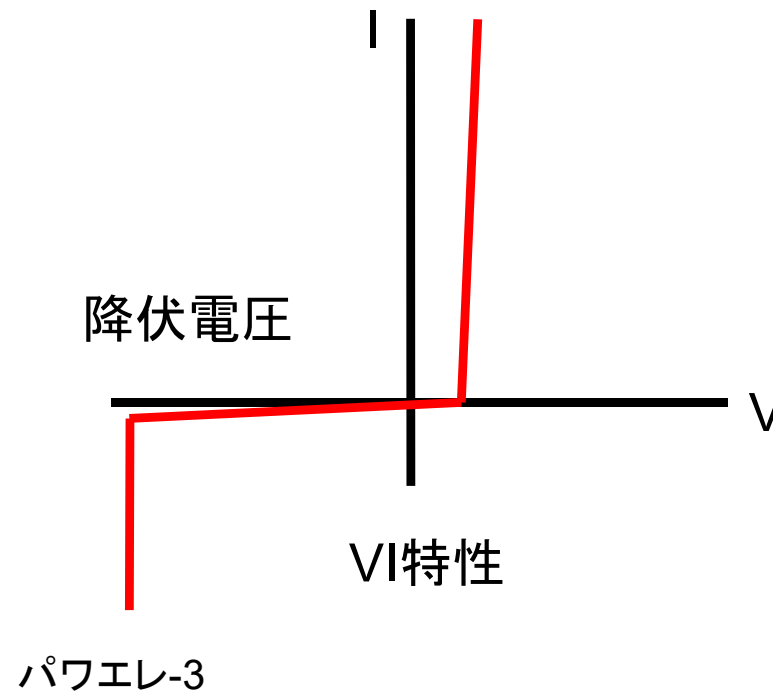
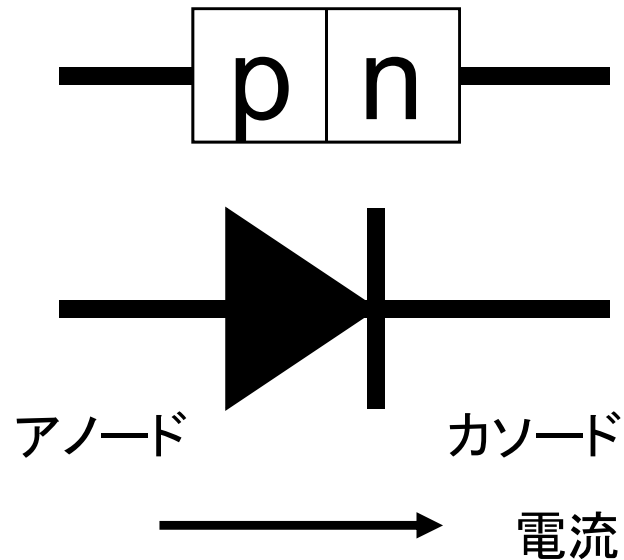
• P型半導体



- シリコン等の4族の真性半導体にホウ素(B), インジウム(In)等の3族の不純物(アクセプタ)を加えて作る半導体.
- 結晶を構成する電子が不足し, 正孔となり電気伝導が行われる。
- 自由電子や正孔をキャリアと呼ぶ

pn接合ダイオード

- p形半導体とn形半導体を接合した2端子素子
 - 点接触形, 接合形などがある
 - 整流, 検波に用いる



pn接合のI-V特性

- pn接合の電流I-電圧V特性

- $I = I_0 \left(e^{\frac{qV}{nkT}} - 1 \right)$

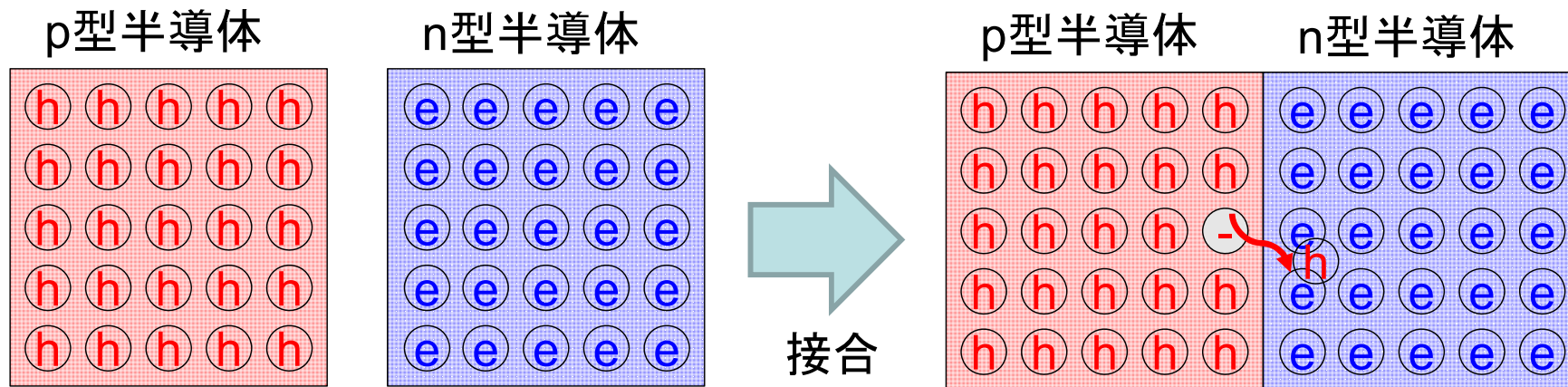
- I_0 :飽和電流, q :単位電荷, k :ボルツマン手定数, T :絶対温度, V :接合部電圧 I :接合部電流

- n :理想係数(1~2)。接合界面の影響を受ける

- ダイオードの端子電圧 V_t は, 接合電圧に電流による電圧降下が重畳される

- $V_t = V + RI$

pn接合の動作



分離された状態

Ⓜ 正孔, 濃度 N_A Ⓜ 電子, 濃度 N_D

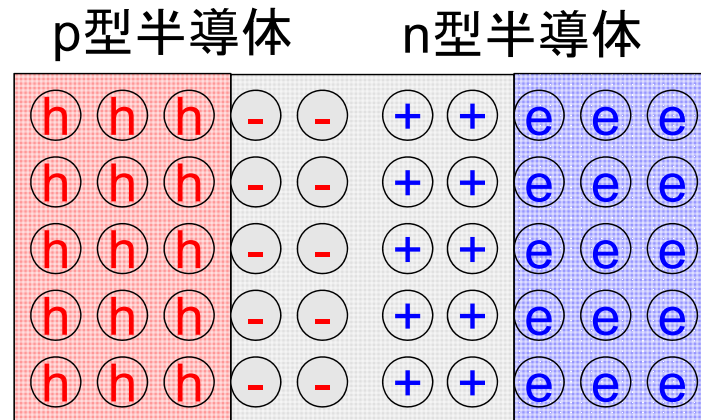
$$N_A > N_D$$

接合された状態

(接合された直後)

不純物濃度の濃いp型半導体の正孔が、
 不純物濃度の低いn型半導体に拡散
 正孔がなくなった不純物(アクセプタ)は負の固定電荷となる
 n型半導体に拡散した正孔は電子と再結合する
 電子がなくなった不純物(ドナー)は正の固定電荷となる

pn接合の動作



接合された定常状態

—————> 空間電荷による電界

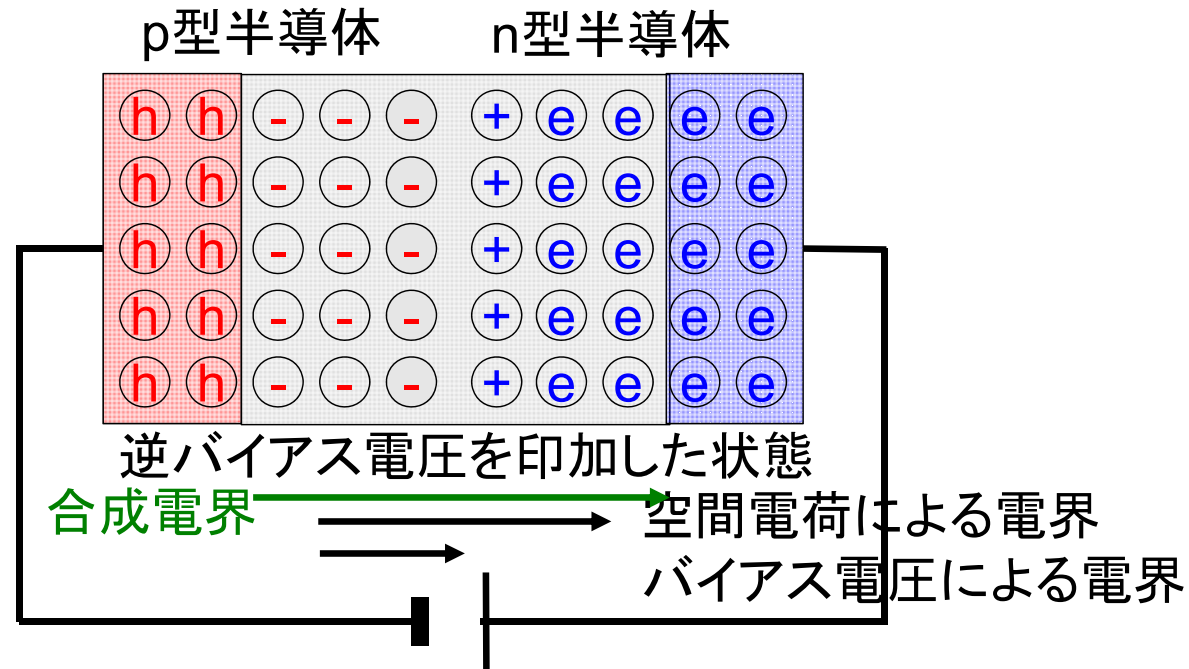
接合界面付近に正負の電荷の層(空乏層,空間電荷層)が形成される

正の電荷から負の電荷に向かって電界が発生

生じた電界が拡散を妨げる

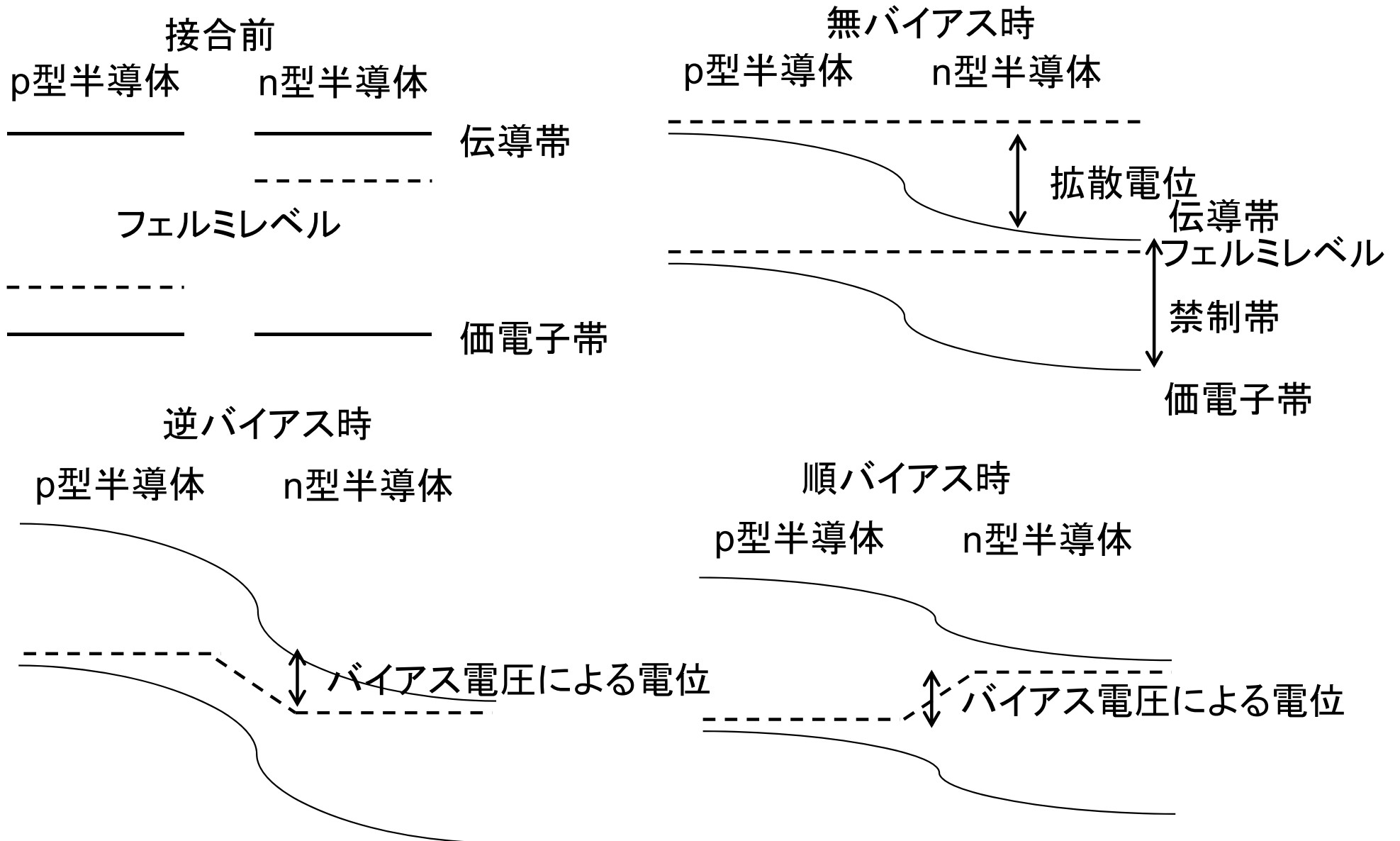
拡散電位, ビルトインポテンシャル:空乏層の端から端までの電界による電位差

pn接合の動作



p型半導体に負，n型半導体に正となる極性で外部から逆バイアス電圧を印加
バイアス電圧による電界が空間電荷による電界を強める
正孔と電子の拡散が抑制され，遮断状態となる

pn接合のバンド図



キャリアの輸送メカニズム

- 半導体を流れる電流
 - ドリフト電流と拡散電流の和
 - ドリフト電流
 - 電界によりキャリアが運ばれる
 - 拡散電流
 - キャリアの濃度勾配が平衡するよう拡散する
 - ドリフト現象と拡散現象の関係
 - アインシュタインの関係

ドリフト電流

- n型半導体中の電子電流密度 J_e
 - $J_e = qnv = qn\mu_e E$
- p型半導体中の正孔電流密度 J_h
 - $J_h = qp v = qp\mu_h E$
 - q :単位電荷, v :キャリアの速度, n :電子密度, μ_e :電子移動度, p :正孔密度, μ_h :正孔移動度, E :電界強度
 - 低電界において $v = \mu E$ が成り立つ
 - 高電界下では速度飽和が発生 $v \neq \mu E$

拡散電流

- 真性半導体

- 電子密度 n と正孔密度 p が等しい

- $p = n$

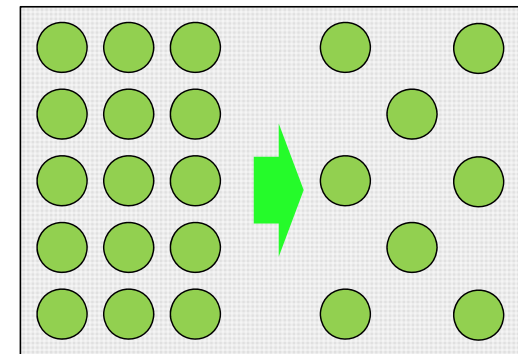
- 真性キャリア密度 n_i

- $n_i^2 = pn \sim 10^{10} \text{cm}^{-3}$

- 不純物半導体

- $p, n \sim 10^{16 \sim 20} \text{cm}^{-3}$

- 密度が高いほうから低いほうへキャリアが拡散



高密度 拡散 低密度

拡散電流

- 電子の拡散電流密度 J_e

- $J_e = qD_e \frac{dn}{dx}$

- $\frac{dn}{dx}$: 濃度勾配, D_e : 拡散定数 [cm^2/s]

- 正孔の拡散電流密度 J_h

- $J_h = -qD_h \frac{dp}{dx}$

- $\frac{dp}{dx}$: 濃度勾配, D_h : 拡散定数 [cm^2/s]

半導体を流れる電流

- ドリフト電流と拡散電流の和

- 電子電流密度 J_e

- $J_e = q \left(n\mu_e E + D_e \frac{dn}{dx} \right)$

- 正孔電流密度 J_h

- $J_h = q \left(p\mu_h E - D_h \frac{dp}{dx} \right)$

アインシュタインの関係

- 位置 x における電界強度(p型)

- $E(x) = -\frac{V(x)}{dx}$

- 位置 x における正孔密度

- $p(x) = C e^{-\frac{qV(x)}{kT}}$

- C :定数

- キャリア密度勾配

- $\frac{dp}{dx} = \frac{dV}{dx} \frac{dp}{dV} = \frac{dV}{dx} \frac{-q}{kT} p = \frac{qp}{kT} E$

- $\frac{dp}{dV} = -\frac{q}{kT} C e^{-\frac{q}{kT}} = -\frac{q}{kT} p$

アインシュタインの関係

- 熱平衡状態で電流は流れない

- $J_h = q \left(p\mu_h E - D_h \frac{dp}{dx} \right) = 0$

- $p\mu_h E = D_h \frac{dp}{dx} = D_h \frac{qp}{kT} E \rightarrow \mu_h = D_h \frac{q}{kT}$

- 拡散定数と移動度は比例する

- p型半導体 $D_h = \frac{kT}{q} \mu_h$

- n型半導体 $D_e = \frac{kT}{q} \mu_e$

拡散電位

- p型半導体とn型半導体のフェルミ準位の差により生じる
 - p型半導体のフェルミ準位 E_{Fp}
 - $E_{Fp} = E_V + kT \ln \frac{N_V}{p}$
 - N_V :価電子帯の有効電子密度, E_V :価電子帯の準位
 - n型半導体のフェルミ準位 E_{Fn}
 - $E_{Fn} = E_C - kT \ln \frac{N_C}{n}$
 - N_C :導電帯の有効電子密度, E_C :導電帯の準位

拡散電位

- 接合するとp型とn型半導体のフェルミ準位が一致する
 - フェルミ準位が一致するようp型とn型半導体の間で拡散電位 V_D が生じる
 - $V_D = \frac{E_{Fn} - E_{Fp}}{q}$
 - 順バイアス電圧 V を加えた場合
 - $V_D - V = \frac{E_{Fn} - E_{Fp}}{q}$